

AMD® Advanced Vector Extensions

Ian C C Brant - 10133967

Tiago L Aude - 8936742

Visão Geral

- Extensões da arquitetura do conjunto de instruções x86 para microprocessadores da Intel e da AMD
- Novos Recursos
- Novas instruções
- Novo esquema de codificação

Histórico

- Conceito proposto pela Intel em 2008 (AVX)
- Primeiramente suportado pela Intel com o processador Sandy Bridge no início de 2011
- Posteriormente pela AMD com o processador Bulldozer
- AVX2 (2014): expande a maioria dos comandos inteiros para 256 bits
- AVX-512 (2016): expande o AVX para o suporte de 512 bits

Histórico - AVX

- Proposto pela Intel em 2008 e suportado pela Intel em 2011 com o Sandy Bridge
- Dobrou a largura dos registradores, agora denominados YMM
- Única operação pode especificar 8 operações de ponto flutuante em 32 bits ou 4 com 64 bits
- Introduz um formato de instrução SIMD de três operandos, em que o registrador de destino é distinto dos dois operandos de origem ($a = a + b \rightarrow c = a + b$)

Histórico - AVX (VEX)

- Novo esquema de codificação VEX

Intel 64 instruction format using VEX prefix

# of bytes	0,2,3	1	1	0,1	0,1,2,4	0,1
[Prefixes]	[VEX]	OPCODE	ModR/M	[SIB]	[DISP]	[IMM]

- Novo conjunto de prefixos de código que estende o espaço do opcode
- Permite que as instruções tenham mais de dois operandos e que os registradores vetoriais SIMD sejam maiores que 128 bits
- O prefixo VEX fornece uma representação compacta do prefixo REX, bem como vários outros prefixos, para expandir o modo de endereçamento, enumeração de registro e tamanho e largura de operando.

Histórico - AVX2

- Expansão do AVX, implementada em 2014
- Expansão da maioria das instruções SSE e AVX inteiras de vetores para 256 bits
- Manipulação de bits de uso geral de três operandos e multiplicação
- Permite que elementos vetoriais sejam carregados de locais de memória não contíguos

Histórico – AVX-512

- Extensões de 512 bits para as instruções SIMD de extensões de vetor avançadas de 256 bits, implementadas em 2016
- Codificada com o novo prefixo EVEX
- Consiste em várias extensões que não são todas suportadas por todos os processadores que as implementam (AVX-512 Foundation, AVX-512 Prefetch Instructions, etc)

Aplicações – Bulldozer



- Bulldozer-based processors, Q4 2011[12]
 - Sem Predecessores
 - Testes em Linux mostraram performance abaixo do esperado
 - Otimizações posteriores (drives, compiladores)
 - Overclock - Em Agosto 2011 um grupo chegou no recorde de 8.429 GHz utilizando FX-8150 Bulldozer

Aplicações – Piledriver



- Piledriver-based processors, Q4 2012
 - Arquitetura revisitada do Bulldozer
 - Clock 15% maior sem aumentar o consumo de energia

Piledriver - Family 15h (2nd-gen)

Produced	From mid-2012 to present
Common manufacturer(s)	AMD
Min. feature size	32 nm SOI GB
Instruction set	AMD64 (x86-64)
Core name(s)	AMD APU AMD FX Opteron
Socket(s)	Socket AM3+ Socket FM2 Socket FS1 Socket FP2 (μ BGA-827)
Predecessor	Bulldozer - Family 15h
Successor	Steamroller - Family 15h (3rd-gen)

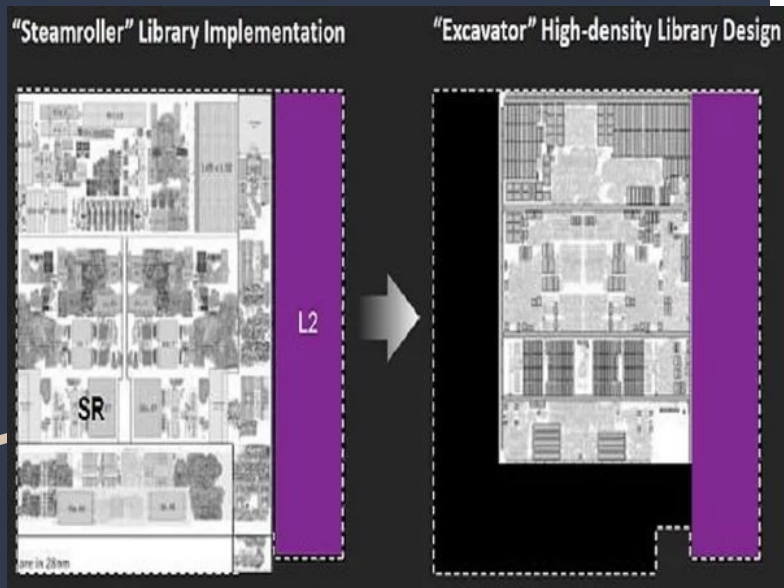
Aplicações – Steamroller

- Steamroller-based processors, Q1 2014
 - Compatibilidade com Gráficos
 - Níveis maiores de paralelismo
 - Sucessor do Piledriver



Aplicações – Excavator

- Excavator-based processor, 2015
 - 4a geração do Bulldozer
 - Carrizo mais simples e Toronto para Servidores e mercado empresarial
 - Maior densidade dos transistores
 - redução do tamanho e consumo de energia
 - Poucos produtos lançados





Aplicações – Jaguar

- AMD Jaguar, Q3 2013
 - Sucessor da família Bobcat (2011)
 - Aumento do número de Cores para 4
 - Processador Gráfico GCN-based
 - Significativamente mais eficaz e veloz que os predecessores
 - Baixo consumo de energia
 - low-power markets

Aplicações – Jaguar



Jaguar - Family 16h	
Produced	From Mid-2013 to present
Common manufacturer(s)	AMD
Min. feature size	28 nm
Instruction set	AMD64 (x86-64)
Core name(s)	Kabini Temash Kyoto G-series Athlon, Sempron, A4, A6, & E4
L1 cache	64 KB per core ^[1]
L2 cache	1 MB to 2 MB shared
Socket(s)	Socket AM1 Socket FT3 (BGA-769)
Predecessor	Bobcat - Family 14h
Successor	Puma - Family 16h (2nd-gen)

	
XBOX ONE S	XBOX ONE
29.5cm x 23cm x 6.5cm	34.3cm x 26.3cm 8cm
6.4lbs	7.8lbs
Custom Jaguar CPU @ 1.75GHz, 8 cores	Custom Jaguar CPU @ 1.75GHz, 8 cores

Technical Specs

Processador Principal	<ul style="list-style-type: none"> • Processador personalizado Single-chip • CPU: AMD "Jaguar" de baixo consumo x86-64, 8 núcleos • GPU: 1.84 TFLOPS, AMD Radeon™ Graphics Core Next engine
-----------------------	--

Aplicações – Puma

Puma - Family 16h (2nd-gen)

Produced	From mid-2014 to present
Common manufacturer(s)	AMD
Max. CPU clock rate	1.35 GHz to 2.5 GHz
Min. feature size	28 nm
Instruction set	AMD64 (x86-64)
Cores	2–4
Core name(s)	Beema Mullins
L1 cache	64 KB per core ^[1]
L2 cache	1 MB to 2 MB shared
Socket(s)	Socket AM1 Socket FT3b (BGA-769)
Predecessor	Jaguar - Family 16h
GPU	Radeon Rx: 128 cores, 300–800 Mhz
Brand name(s)	AMD APU

AMD lança terceira geração de APUs para dispositivos móveis

POR BRUNO MICALI | @micali - EM MERCADO - 29 ABR 2014 – 17H21

A AMD anunciou a terceira geração de **processadores acelerados (APUs)** para dispositivos móveis populares de baixo consumo de energia. **Combinando o que há de melhor em desempenho computacional**, essas novas APUs móveis (anteriormente conhecidas pelos codinomes “Beema” e “Mullins”) são a escolha ideal para equipamentos corporativos e voltados a usuários finais.

As novas APUs móveis possuem até quatro núcleos de CPU x86 recém-projetados, gráficos AMD Radeon e uma solução de segurança de dados em nível de hardware baseada no ARMA Cortex A5, **tudo em um único sistema no chip e com baixo consumo de energia**. Os primeiros equipamentos baseados nesses novos processadores acelerados já foram anunciados pela **Lenovo** e pela **Samsung**. A expectativa é que, nos próximos meses, diversos fabricantes lancem produtos baseados nessas novas APUs.

AMD® Advanced Vector Extensions

OBRIGADO

A dark blue diagonal gradient bar that starts from the bottom left corner and extends towards the top right corner, covering the bottom half of the slide.