



SSC0117 – INTRODUÇÃO À LÓGICA DIGITAL – 1º Semestre/2016

Prof.: Vanderlei Bonato (vbonato@icmc.usp.br)

Estagiário PAE: Leandro de Souza Rosa (leandros@usp.br)

Horário de atendimento aos alunos: 4ª feira, das 14:00 às 16:00hs

1. Objetivo

Introduzir ao aluno conceitos básicos de eletrônica elógica Digital, técnicas de projeto de subsistemas digitais com ênfase em circuitos combinacionais.

2. Conteúdo

Circuitos combinacionais, funções lógicas, circuitos lógicos, simplificação algébrica, formas normais disjuntivas e conjuntivas, mapas de Karnaugh, decodificadores, representação numérica, circuitos somadores, subtratores e multiplicadores, multiplex e demultiplex.

3. Diretriz de avaliação definida no Júpiter

Método: Aulas expositivas e de resolução de exercícios (incluindo as atividades de laboratório).

Critério: Média ponderada das notas das provas e dos trabalhos em grupo ou individuais.

Norma de Recuperação

Critério de Aprovação: $NP + (Mrec/2,5)$, se $Mrec \geq 7,5$; ou $\text{Max}\{NP, Mrec\}$, se $Mrec \leq 5,0$; ou $5,0$, se $5,0 \leq Mrec < 7,5$.

sendo:

NP = nota da 1ª avaliação (encerramento do semestre) e

Mrec = média da recuperação (nota final da prova/trabalho de recuperação).

4. Critério de avaliação

- Prova 1 valendo 30% da NF (Nota Final).
- Prova 2 valendo 30% da NF.
- Projetos de Lab. valendo 40% da NF.
- Exercícios adicionais realizados em sala de aula e em Lab. valendo 10% da NF.

5. Datas importantes

- Prova 1 (18/04/2016).
- Prova 2 (13/06/2016).



6. Cronograma das aulas

Data	Conteúdo
22/02/2016	Apresentação do curso e sua contextualização e Introdução aos circuitos lógicos
29/02	Introdução aos circuitos lógicos (continuação)
07/03	Exercícios
14/03	Implementação otimizada de funções lógicas
21/03	NÃO haverá aula (Semana Santa)
28/03	Implementação otimizada de funções lógicas (continuação)
04/04	Implementação otimizada de funções lógicas (continuação)
11/04	Exercícios
18/04	Prova 1
24/04	Representação numérica e circuitos aritméticos
02/05	Representação numérica e circuitos aritméticos (continuação)
09/05	Representação numérica e circuitos aritméticos (continuação)
16/05	Exercícios
23/05	Blocos de construção de circuitos combinacionais
30/05	Blocos de construção de circuitos combinacionais (continuação)
06/06	Exercícios
13/06	Prova 2
20 e 27/06	Reservado para os projetos de Lab.

6. Bibliografia

Texto:

- [1] BROWN, S.; VRANESIC, Z. Fundamentals of Digital Logic with VHDL Design, McGraw Hill, 2005
- [2] IDOETA, I.V.; CAPUANO, F.G. Elementos de Eletrônica Digital, Livros Érica, 2007

Complementar:

- [2] Van Den Bout, David E.; The practical Xilinx designer lab book :version 1.5, Prentice Hall,1999.
- [3] Stewart, J. W., Wang, Chao-Ying.; Digital electronics laboratory experiments: using the Xilinx XC95108 CPLD with Xilinx foundation design and simulation software, Prentice Hall, 2001.
- [4] Hamblen, J. O.; Furman, M. D. Rapid Prototyping of Digital Systems, 2st Edition, Kluwer, 2001.
- [5] Hamacher, C; Vranesic, Z.; Zaky, S., Computer Organization, 5th Edition, McGraw-Hill, 2002.
- [6] Coffman, Ken; Real world FPGA design with Verilog, Prentice Hall, 2000.
- [7] Wakerly, J. F. Digital Design: Principles & Practices, 3 Edition, 2000.
- [8] Xilinx, The Practical Xilinx Designer Lab Book, Prentice Hall, 1999
- [9] Mano, M. M. Logic and Computer Design Fundamentals, 2000.
- [10] MANO, M.M. Computer System Architecture, Prentice-Hall, 1993.
- [11] TAUB, H.; SCHILLING, D. Eletrônica Digital, McGraw-Hill do Brasil, 1982.
- [12] FREGNI, E.; SARAIVA, G.R. Engenharia do Projeto Lógico Digital, São Paulo, Editora Edgard Blucher, 1995.
- [13] CHAN, P.K.; MOURAD, S. Digital Design Using Field Programmable Gate Arrays. Prentice Hall, 1994.
- [14] IDOETA, I.V.; CAPUANO, F.G. Elementos de Eletrônica Digital, 12 ed., São Paulo, Livros Érica, Livros, 1987.
- [15] KATZ, R.H. Logic Design, Benjamin Cummings, 1994.
- [16] Brown, Stephen D.; Field-programmable gate arrays; Kluwer Academic Publishers, 1992.
- [17] KATZ, R.H. Contemporary logic design; Addison Wesley/Longman, 2000.
- [18] Tocci, R. J.; Widmer, N. S., Sistemas Digitais – Principios e Aplicações, 8 ed., Prentice Hall, 2003.
- [19] Oldfield, J. V.; Dorf, R. C., Field-Programmable Gate Arrays, Wiley Interscience, 1995.
- [20] Xilinx Data Book, 2011.
- [21] Altera Data Book, 2011. Sites sobre FPGA (www.xilinx.com; www.altera.com;))