

SSC0113 - Elementos de Lógica Digital II

P2 - Projeto 2

Professores: Vanderlei Bonato e Eduardo do Valle Simões

Email: vbonato@usp.br; simoes@icmc.usp.br

Departamento de Sistemas de Computação – ICMC - USP

Grupo de Sistemas Embarcados, Evolutivos e Robóticos

Laboratório de Robótica Móvel -- Laboratório de Computação Reconfigurável

Site da disciplina: <http://wiki.icmc.usp.br/index.php/SSC-113>

Descrição

Para o projeto 2 deverá ser implementado um microprocessador em VHDL para o conjunto de instruções apresentado em sala de aula e disponível no site da disciplina (conjunto COMP09). Além disso, deverá ser escrito um programa para executar nesse processador da mesma aplicação desenvolvida no P1.

O trabalho deverá ser entregue com um relatório descrevendo todo o projeto do processador, mostrando também os sinais de controle nos ciclos de Busca/Decodifica/Executa para cada uma das instruções, acompanhada de uma breve descrição do significado de cada sinal na execução da instrução. O relatório também deverá incluir uma explicação do jogo implementado, explicando a interface com o usuário e o objetivo do jogo.

Em anexo ao relatório, deverá ser entregue o código do jogo e do processador devidamente comentados.

É importante que o relatório também inclua as principais dificuldades encontradas no projeto e, quando cabível, sugestões de melhoria de projeto e didática. A apresentação do P2 será como a do P1, com perguntas individuais.

Data de entrega: 6-8/12/2010