



SSC0512 - ELEMENTOS DE LÓGICA DIGITAL I – 1º Semestre/2012

Prof.: Vanderlei Bonato (vbonato@icmc.usp.br)

Horário de atendimento aos alunos: 3ª feira, das 17:00 às 19:00hs

1. Objetivo

Introduzir ao aluno conceitos básicos de eletrônica, Lógica Digital e técnicas de projeto de subsistemas digitais.

2. Conteúdo

Sistemas numéricos e representação. Álgebra de Boole e portas lógicas. Simplificação de expressões lógicas (mapa de Karnaugh) e implementação dos circuitos. Noções de circuitos combinacionais e seqüências. Subsistemas lógicos: multiplex, demultiplex, decodificador, memória, flip-flop, registradores e contadores.

3. Diretriz de avaliação definida no Júpiter

Método

Exposição seguida de exercícios e trabalhos práticos.

Critério

Serão atribuídas notas a exercícios e trabalhos práticos executados fora de classe, e nas provas sobre os assuntos do programa. A nota final será calculada pela média ponderada dessas notas obtidas pelo aluno no decorrer do semestre.

Norma de recuperação:

$(NP-2) / 5 * Mrec + 7 - NP$, se $Mrec \geq 5$; ou $Max \{NP, Mrec\}$, se $Mrec < 5$

sendo:

NP = nota da 1ª avaliação (encerramento do semestre) e

Mrec = média da recuperação (nota final da prova/trabalho de recuperação).

4. Critério de avaliação

- Prova 1 valendo 20% da NF (Nota Final).
- Prova 2 valendo 40% da NF.
- Trabalho prático de laboratório, valendo 30% da NF.
- Exercícios realizados em sala de aula, valendo 10% da NF.

5. Datas importantes

- Prova 1 (16/04/2012)
- Prova 2 (25/06/2012)

6. Cronograma das aulas práticas e teóricas

SEM	DATA	Teórica	DATA	Prática
		CONTEÚDO		CONTEÚDO
1	5/mar	1 - Introdução aos circuitos lógicos	6/mar	Prática 1 - Construindo um circuito TTL (Transistor-Transistor Logic)
2	12/mar	2 - Introdução aos circuitos lógicos (continuação)	13/mar	Prática 1 - Construindo um circuito TTL (Transistor-Transistor Logic)
3	19/mar	3 - Implementação otimizada de funções lógicas	20/mar	Prática 2 - Quartus II + Display + Botões + Leds + Switches
4	26/mar	4 - Implementação otimizada de funções lógicas (continuação)	27/mar	Prática 2 - Quartus II + Display + Botões + Leds + Switches
5	2/abr	Semana Santa. Não haverá aulas.	3/abr	Semana Santa. Não haverá aulas.
6	9/abr	5 - Implementação otimizada de funções lógicas (continuação)	10/abr	Prática 3 - Projetos Síncronos e Hierarquias com o Quartus II + Circuitos Combinacionais
7	16/abr	Prova 1	17/abr	Prática 3 - Projetos Síncronos e Hierarquias com o Quartus II + Circuitos Combinacionais
8	23/abr	6 - Representação numérica e circuitos aritméticos	24/abr	Prática 4 - Somador Ripple-Carry
9	30/abr	Recesso. Não haverá aulas.	1/mai	Dia do Trabalho. Não haverá aulas.
10	7/mai	7 - Representação numérica e circuitos aritméticos (continuação)	8/mai	Prática 4 - Somador Ripple-Carry
11	14/mai	8 - Representação numérica e circuitos aritméticos (continuação)	15/mai	Prática 5 - Circuito Subtrator
12	21/mai	9 - Blocos de construção de circuitos combinacionais	22/mai	Prática 5 - Circuito Subtrator
13	28/mai	10 - Blocos de construção de circuitos combinacionais (continuação)	29/mai	Prática 6 - Circuito Multiplicador e Divisor
14	4/jun	11 - Flip-Flops, Registradores e Contadores	5/jun	Prática 6 - Circuito Multiplicador e Divisor
15	11/jun	12 - Flip-Flops, Registradores e Contadores (continuação)	12/jun	Prática 7 - Uso de memória ROM com os opcodes
16	18/jun	13 - Tipos de Memória	19/jun	Prática 7 - Uso de memória ROM com os opcodes
17	25/jun	Prova 2	26/jun	Apresentação de trabalho
18	2/jul	Apresentação de trabalho	3/jul	Apresentação de trabalho

6. Bibliografia

- [1] BROWN, S.; VRANESIC, Z. Fundamentals of Digital Logic with VHDL Design, McGraw Hill, 2005 (**livro texto**).
- [2] Van Den Bout, David E.; The practical Xilinx designer lab book :version 1.5, Prentice Hall, 1999.
- [3] Stewart, J. W., Wang, Chao-Ying.; Digital electronics laboratory experiments: using the Xilinx XC95108 CPLD with Xilinx foundation design and simulation software, Prentice Hall, 2001.
- [4] Hamblen, J. O.; Furman, M. D. Rapid Prototyping of Digital Systems, 2st Edition, Kluwer, 2001.
- [5] Hamacher, C; Vranesic, Z.; Zaky, S., Computer Organization, 5th Edition, McGraw-Hill, 2002.
- [6] Coffman, Ken; Real world FPGA design with Verilog, Prentice Hall, 2000.
- [7] Wakerly, J. F. Digital Design: Principles & Practices, 3 Edition, 2000.
- [8] Xilinx, The Practical Xilinx Designer Lab Book, Prentice Hall, 1999
- [9] Mano, M. M. Logic and Computer Design Fundamentals, 2000.
- [10] MANO, M.M. Computer System Architecture, Prentice-Hall, 1993.
- [11] TAUB, H.; SCHILLING, D. Eletrônica Digital, McGraw-Hill do Brasil, 1982.
- [12] FREGNI, E.; SARAIVA, G.R. Engenharia do Projeto Lógico Digital, São Paulo, Editora Edgard Blucher, 1995.
- [13] CHAN, P.K.; MOURAD, S. Digital Design Using Field Programmable Gate Arrays. Prentice Hall, 1994.
- [14] IDOETA, I.V.; CAPUANO, F.G. Elementos de Eletrônica Digital, 12 ed., São Paulo, Livros Érica, Livros, 1987.
- [15] KATZ, R.H. Logic Design, Benjamin Cummings, 1994.
- [16] Brown, Stephen D.; Field-programmable gate arrays; Kluwer Academic Publishers, 1992.
- [17] KATZ, R.H. Contemporary logic design; Addison Wesley/Longman, 2000.
- [18] Tocci, R. J.; Widmer, N. S., Sistemas Digitais – Principios e Aplicações, 8 ed., Prentice Hall, 2003.
- [19] Oldfield, J. V.; Dorf, R. C., Field-Programmable Gate Arrays, Wiley Interscience, 1995.
- [20] Xilinx Data Book, 2011.
- [21] Altera Data Book, 2011. Sites sobre FPGA (www.xilinx.com; www.altera.com;