



SSC0510 - Arquitetura de Computadores – 2º Semestre/2016

Prof.: Vanderlei Bonato (vbonato@icmc.usp.br)

Horário de atendimento aos alunos: 3ª feira, das 16:00 às 18:00hs, sala 3-115

1. Objetivo

Introduzir os conceitos da Arquitetura de von Neuman e os aprimoramentos que esta arquitetura vem experimentando.

2. Conteúdo

Arquitetura de von Neuman. Técnicas de Pipeline. Introdução às Arquiteturas RISC e CISC. Processadores Superescalares. Processadores vetoriais. Arquiteturas paralelas. Análise de Arquiteturas Comerciais.

3. Diretriz de avaliação definida no Júpiter

Método: Exposição seguida de exercícios e trabalhos práticos.

Critério: Serão atribuídas notas a exercícios e trabalhos práticos executados fora de classe e nas provas sobre os assuntos do programa. A nota final será calculada pela média ponderada dessas notas obtidas pelo aluno no decorrer do Semestre.

Norma de Recuperação

Critério de Aprovação: $NP + (Mrec/2,5)$, se $Mrec \geq 7,5$; ou $\text{Max}\{NP, Mrec\}$, se $Mrec \leq 5,0$; ou $5,0$, se $5,0 \leq Mrec < 7,5$.

sendo:

NP = nota da 1ª avaliação (encerramento do semestre) e

Mrec = média da recuperação (nota final da prova/trabalho de recuperação).

4. Critério de avaliação

- Prova 1 valendo 30% da NF (Nota Final).
- Prova 2 valendo 50% da NF (conteúdo acumulativo).
- Trabalhos práticos e seminários valendo 30% da NF.



6. Cronograma das aulas

Data	Conteúdo
02/08/2016	Apresentação do curso e sua contextualização
09/08	Arquitetura de von Neuman: componentes básicos de um sistema de computação
16/08	Introdução às Arquiteturas RISC e CISC: características e funções
23/08	Não haverá aula (Prof. indisponível – evento científico)
30/08	Pipeline: conceitos básicos
06/09	Não haverá aula (Semana da Pátria)
13/09	Pipeline Hazards
20/09	Pipeline Hazards
27/09	Processadores Superescalares
04/10	Processadores Superescalares
11/10	Prova 1
18/10	Processadores vetoriais
25/10	Processadores vetoriais
01/11	Arquiteturas paralelas: multi-core
08/11	Seminários: Análise de Arquiteturas Comerciais
15/11	Não haverá aula (Proclamação da República)
22/11	Seminários: Análise de Arquiteturas Comerciais
29/11	Prova 2
06/12	Encerramento do curso

6. Bibliografia

Livro Texto:

[1] HENNESSY, J.L.; PATTERSON, D.A. Computer Architecture: A Quantitative Approach, Morgan Kaufmann, 4th edition, October, 2006.

[2] STALLINGS, W. Arquitetura e Organização de Computadores, Prentice Hall, 5a. ed., 2002.

Bibliografia Complementar:

[3] TOCCI, J.R.; WIDMER, N.S., Sistemas Digitais - Princípios e Aplicações, Pearson, Prentice Hall, 2003.

[4] TANENBAUM, A.S. Structured Computer Organization, Prentice Hall, 4th ed, 1999.

[5] CHAN, P.K.; MOURAD, S. Digital Design Using Field Programmable Gate Arrays. Prentice Hall, 1994.

[6] WAKERLY, J.F. Digital Design - Principles & Practices - Third Edition, Prentice Hall, 2000.

[7] MANO, M.M. Computer System Architecture, Prentice-Hall, 1993.



- [8] MANO, M.M.; KIME, C.R. Logic and Computer Design Fundamentals, second edition, Prentice Hall, 2000.
- [9] BROWN, S. ; VRANESIC, Z. Fundamentals of Digital Logic with VHDL Design, McGraw Hill, 2000.
- [10] PATTERSON, D.A.; HENNESSY, J.L. Computer Organization and Design: The Hardware/Software Interface, Morgan Kaufmann, 1994.
- [11] HWANG, K. Advanced Computer Architecture: Parallelism, Scalability, Programmability, McGraw-Hill, 1996.
- [12] TANENBAUM, A.S. Structured Computer Organization, Prentice-Hall International, 1999.
- [13] ALMASI, G.S., GOTTLIEB, A, Highly Parallel Computing, 2a edição, The Benjamin Cummings Publishing Company Inc., 1994.
- [14] NAVAUX, P.O.A. Processadores Pipeline e Processamento vetorial - VII Escola de Computação, São Paulo, 1990.
- [15] WELBER, RAUL FERNANDO. Fundamentos de Arquitetura de Computadores, 2ª Ed., Porto Alegre, sagra Luzzato, 2001. série Livros Didáticos. ISBN: 8524106352.