

# SSC0180- ELETRÔNICA PARA COMPUTAÇÃO

---

Professor: Vanderlei Bonato

Estagiária: Leandro S. Rosa

# Aspectos práticos sobre transistores

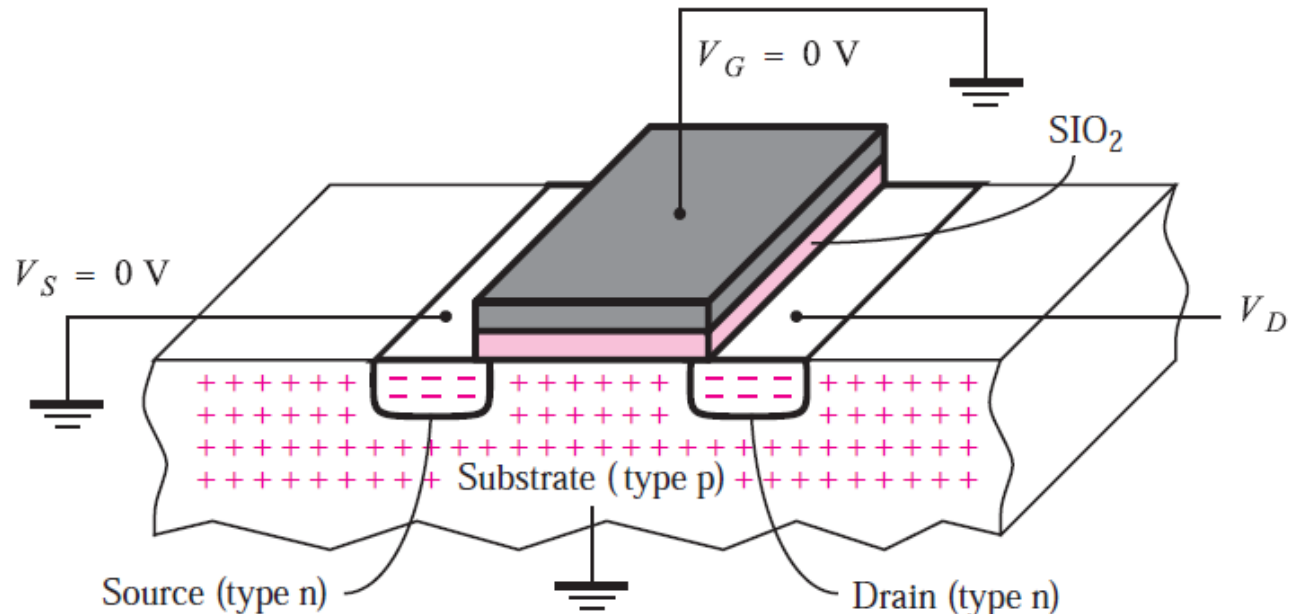
- Serão discutidos os seguintes aspectos:
  - Como os transistores operam;
  - Atrasos de propagação de sinal;
  - Dissipação de energia.
- Um transistor é fabricado por meio da construção de áreas no substrato de silício que têm um excesso de carga elétrica positiva ou negativa;
  - Áreas carregadas negativamente são chamadas de tipo  $n$
  - Áreas carregadas positivamente são chamadas de tipo  $p$

# Comportamento de um NMOS

**Situação 1 - Transistor NMOS com *source* e *gate* conectados ao terra**

**( $V_s = V_g = 0V$ )**

- Sendo,  $V_s$  - nível de tensão aplicado no terminal *source*
- $V_g$  - nível de tensão aplicado no terminal *gate*
- $V_d$  - nível de tensão aplicado no terminal *drain*
- $V_{gs}$  - tensão *gate* para *source*

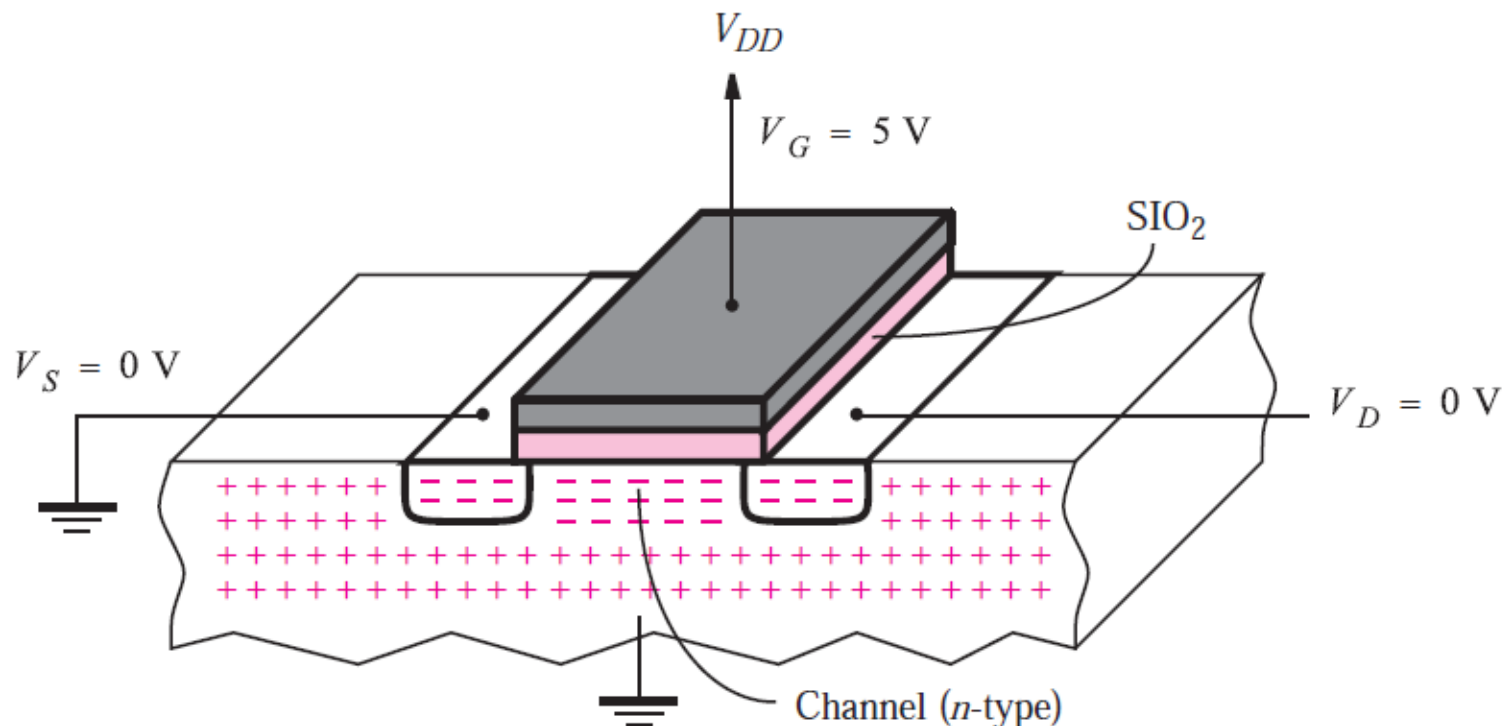


**Figura 23.** Quando o  $V_{gs} = 0V$  o transistor está *off*, não havendo fluxo de corrente entre o *source* e o dreno ( $I_d = 0$ ). (Chamada de região de corte)

# Comportamento de um NMOS

## Situação 2 – Transistor NMOS com *gate* conectados $V_{dd}$ ( $V_g = 5V$ )

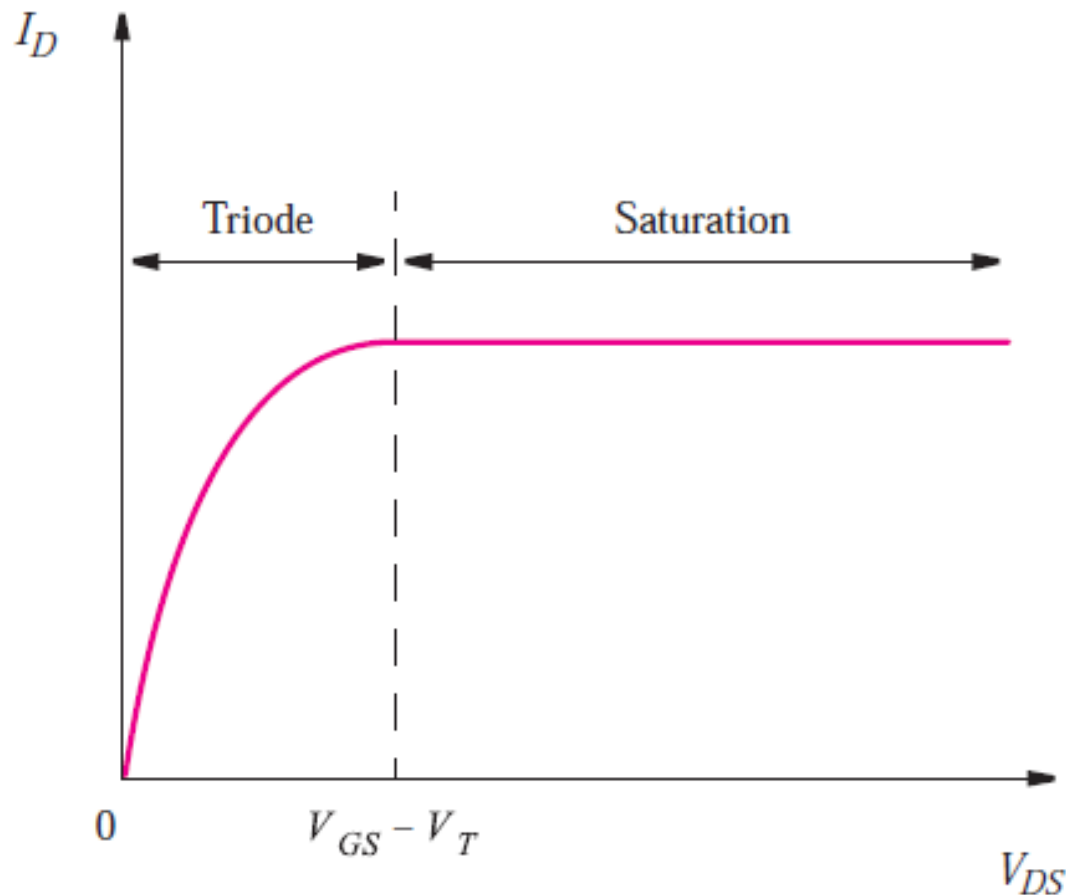
- Sendo,  $V_s$  – nível de tensão aplicado no terminal *source*
- $V_g$  – nível de tensão aplicado no terminal *gate*
- $V_d$  – nível de tensão aplicado no terminal *drain*
- $V_{gs}$  – tensão *gate* para *source*



**Figura 24.** Quando o  $V_{gs} = 5V$  o transistor está *on*

# Comportamento de um NMOS

- Observação: Se  $V_{gs}$  for maior do que um valor mínimo de tensão positiva, chamado tensão *threshold* ( $V_T$ ), então o estado do transistor muda de uma chave aberta para fechada. O nível exato de  $V_T$  depende de muitos fatores, mas é tipicamente cerca de 0,2 V.



- A Figura 25 ilustra o relacionamento de corrente-tensão para transistores NMOS para um valor fixo de  $V_{gs} > V_T$ ;
- É indicado o ponto em que o transistor deixa a região de tríodo e entra na região de saturação, na qual ocorre quando  $V_{ds} = V_{gs} - V_T$ .

**Figura 25.** Relacionamento de corrente-tensão para NMOS

# Equação de Mosfet

## Região de trípodo ou linear

Quando  $0 < V_{ds} < V_{gs} - V_T$

$$I_D = k'_n \frac{W}{L} \left[ (V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

Onde,

- $I_D$  é a corrente do dreno, que flui do dreno para o *source*
- $k'_n$  é o parâmetro de transcondutância do processo, o qual é uma constante que depende da tecnologia a ser utilizada e sua unidade é  $A/V^2$ .
- $W$  é a largura do canal
- $L$  é o comprimento do canal, ou seja é a dimensão do *gate* entre a fonte e dreno
- $V_{gs}$  é a tensão *gate* para *source*
- $V_T$  é a tensão de limiar (*threshold*)
- $V_{ds}$  é a tensão do dreno para o *source*

# Equação de Mosfet

## Região de saturação

Quando  $V_{ds} \geq V_{gs} - V_T$

$$I_D = \frac{1}{2} k'_n \frac{W}{L} (V_{GS} - V_T)^2$$

Onde,

- $I_D$  é a corrente do dreno, que flui do dreno para o *source*
- $k'_n$  é o parâmetro de transcondutância do processo, o qual é uma constante que depende da tecnologia a ser utilizada e sua unidade é  $A/V^2$ .
- $W$  é a largura do canal
- $L$  é o comprimento do canal, ou seja é a dimensão do *gate* entre a fonte e dreno
- $V_{gs}$  é a tensão *gate* para *source*
- $V_T$  é a tensão de limiar (*threshold*)
- $V_{ds}$  é a tensão do dreno para o *source*



# Exemplo 1

Assumindo que  $k'_n = 60 \mu\text{A}/\text{V}^2$ ,  $W/L = 2.0 \mu\text{m}/0.5 \mu\text{m}$ ,  
 $V_S = 0 \text{ V}$ ,  $V_G = 5 \text{ V}$ , e  $V_T = 1 \text{ V}$ .

1. Se  $V_D = 2.5 \text{ V}$ ,
  - Logo  $V_{ds} < V_{gs} - V_T$  ( $2.5 < 5 - 1$ )
  - A corrente do transistor é dada por:

$$I_D = k'_n \frac{W}{L} \left[ (V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

$$60 \frac{2}{0.5} \left[ (5 - 1) 2.5 - \frac{1}{2} 2.5^2 \right] = 1.65 \text{ ou } \approx 1.7 \text{ mA}$$

## Exemplo 2

Assumindo que  $k'_n = 60 \mu\text{A}/\text{V}^2$ ,  $W/L = 2.0 \mu\text{m}/0.5 \mu\text{m}$ ,  $V_S = 0 \text{ V}$ ,  $V_g = 5 \text{ V}$ , e  $V_T = 1 \text{ V}$ .

1. Se  $V_D = 5 \text{ V}$ ,

- Logo  $V_{ds} \geq V_{gs} - V_T$  ou seja,  $(5.0 \geq 5-1)$
- A corrente de saturação do transistor é dada por:

$$I_D = \frac{1}{2} k'_n \frac{W}{L} (V_{GS} - V_T)^2$$

$$\frac{1}{2} 60 \frac{2}{0.5} (5 - 1)^2 = 1.92 \approx 2 \text{ mA}$$

# Comportamento de um PMOS

1. Similar ao comportamento do NMOS, exceto que todas as tensões e correntes são invertidas;
2. O terminal *source* para o PMOS é o terminal com maior nível de tensão;
3. O  $V_T$  para ativar o transistor é negativo;
4. Fisicamente NMOS e PMOS são construídos da mesma forma, exceto que onde o NMOS tem silício tipo  $n$  o PMOS tem tipo  $p$  e vice-versa.
5. Para que um transistor PMOS opere desativado, (equivalente a figura 23) deve-se conectar os terminais *source* e *gate* à VDD.
6. Para um transistor PMOS operar ativado (equivalente a figura 24) o gate deve estar em GND, produzindo um  $V_{gs} = -5V$ .

# MOSFET na resistência

- Quando um transistor off se comporta como uma chave com resistência infinita.
- Quando um transistor está ativado (on) a resistência no canal é chamada de  $R_{on}$  ou  $R_{ds}$  e é dado por  $V_{ds} / I_D$ .
- O  $R_{ds}$  em uma região de trípode é dada por:

$$R_{DS} = V_{DS}/I_D = 1 / \left[ k'_n \frac{W}{L} (V_{GS} - V_T) \right]$$

Onde,

- $I_D$  é a corrente do dreno, que flui do dreno para o *source*
- $k'_n$  é o parâmetro de transcondutância do processo, o qual é uma constante que depende da tecnologia a ser utilizada e sua unidade é  $A/V^2$ .
- $W$  é a largura do canal
- $L$  é o comprimento do canal, ou seja é a dimensão do *gate* entre a fonte e dreno
- $V_{gs}$  é a tensão *gate* para *source*
- $V_T$  é a tensão de limiar (*threshold*)
- $V_{ds}$  é a tensão do dreno para o *source*

## Exemplo 3 - MOSFET na resistência

Assumindo os valores de  $k'_n = 60 \mu\text{A}/\text{V}^2$ ,  $W/L = 2.0 \mu\text{m}/0.5 \mu\text{m}$ ,  $V_{GS} = 5 \text{ V}$ , e  $V_T = 1 \text{ V}$

$$R_{DS} = V_{DS}/I_D = 1 / \left[ k'_n \frac{W}{L} (V_{GS} - V_T) \right]$$

$$\frac{1}{\left[ 60 \frac{2.0}{0.5} (5 - 1) \right]} = 0,001 \text{ ou } 1k\Omega$$

# Exercício

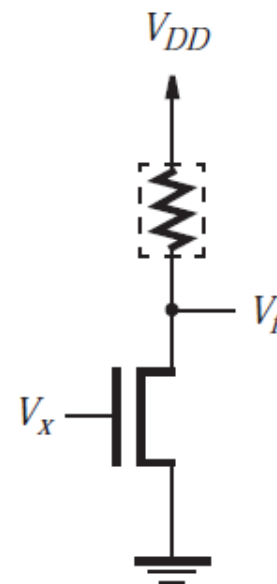
1. Para um transistor NMOS, assumindo que  $k'n = 20 \mu\text{A}/\text{V}^2$ ,  $W/L = 2.5 \mu\text{m}/0.5 \mu\text{m}$ ,  $V_{GS} = 5 \text{ V}$ , e  $V_T = 1 \text{ V}$ . Calcule:
  - (a)  $I_D$  quando  $V_{DS} = 5 \text{ V}$
  - (b)  $I_D$  quando  $V_{DS} = 0.2 \text{ V}$
2. Para um transistor PMOS, assumindo que  $k'p = 10 \mu\text{A}/\text{V}^2$ ,  $W/L = 2.5 \mu\text{m}/0.5 \mu\text{m}$ ,  $V_{GS} = -5 \text{ V}$ , and  $V_T = -1 \text{ V}$ . Calcule:
  - (a)  $I_D$  quando  $V_{DS} = -5 \text{ V}$
  - (b)  $I_D$  quando  $V_{DS} = -0.2 \text{ V}$
3. Para um transistor PMOS, assumindo que  $k'p = 10 \mu\text{A}/\text{V}^2$ ,  $W/L = 5.0 \mu\text{m}/0.5 \mu\text{m}$ ,  $V_{GS} = -5 \text{ V}$ , e  $V_T = -1 \text{ V}$ . Para  $V_{DS} = -4.8 \text{ V}$ , calcule  $R_{DS}$ .

# Níveis de tensão em portas lógicas

A figura 25 ilustra uma porta Not NMOS, quando  $V_x = 0V$ , o NMOS é desativado, sendo  $V_f = 5V$ ;

Seja  $V_x = V_{DD}$ , então o NMOS está ativado. Nesse caso o valor de  $V_f$  pode ser calculado como um divisor de tensão, da seguinte forma:

$$V_f = V_{DD} \frac{R_{DS}}{R_{DS} + R}$$



**Figura 25.** Porta Not NMOS

# Corrente estática

Como indicado na figura 26, uma corrente  $I_{stat}$  flui através da porta NOT NMOS sob a condição estática  $V_x = V_{dd}$ . Essa corrente é dada por:

$$I_{stat} = V_f / R_{DS} = 0.2 \text{ V} / 1 \text{ k}\Omega = 0.2 \text{ mA}$$

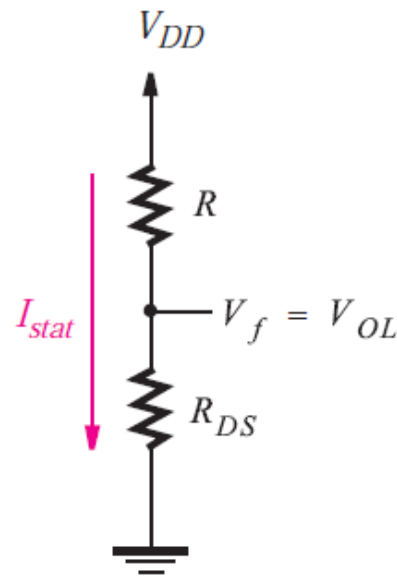


Figura 26.  $V_x = 5V$