

Projeto II de Sistemas Digitais

SSC-118 - 2º Semestre de 2014

1 INTRODUÇÃO

O cálculo de polinômios possui suas diversas aplicações no mundo real, dentre elas, o processamento digital de sinais é presente no nosso dia-a-dia, no recebimento de sinais de celulares, rádios, amplificadores de instrumentos e etc.

Embora cálculos de polinômios sejam simples, esse cálculo é computacionalmente custoso, visto que os processadores digitais de sinais devem realizá-lo milhares de vezes por segundo. Sendo assim, é comum se utilizar de processamento paralelo para se atender os requisitos do sistema.

2 PROJETO

O projeto da disciplina consiste na implementação de um circuito que calcule polinômios de grau n (genérico) sobre um conjunto de pontos x e desenhe o polinômio na tela.

O sistema consiste em calcular:

$$f(x_j) = \sum_{i=0}^n a_i x_i$$

Onde o grau do polinômio n e os coeficientes a_i serão introduzidos pelo usuário, via teclado, e armazenados em uma memória. As entradas x_i são definidas por dois registradores dentro do projeto, contendo o valor mínimo e máximo dos valores x_i , que são espaçados de uma unidade cada.

O funcionamento deve se dar da seguinte maneira:

1. A grau n é digitado no teclado e armazenado na primeira posição da memória.
2. Os valores de a_i são digitados no teclado e armazenados na memória.
3. Após a inserção de todos coeficientes o circuito deve calcular o polinômio sobre cada ponto x_j
4. O circuito deve desenhar o gráfico do polinômio no monitor

3 RESTRIÇÕES

Pinos para o **clock**, **reset**, **enable** e outros sinais de controle são livres.

As máquinas de estado e as unidades aritméticas deverão ser alimentados com o sinal de *clock* de 100 MHz. Deve-se garantir que o circuito funcione em tal frequência (*timequest analyzer*).

Os dados deverão possuir 64 bits. Deverão ser aceitos números com mais de um dígito e números negativos via entrada do teclado (Fiquem atentos à conversão de números negativos para complemento de 2).

Devem ser utilizadas apenas uma unidade de soma e uma unidade de multiplicação.

4 ESQUEMÁTICO

A Figura 1 mostra o esquemático do circuito. Devido aos dados possuírem 64 bits, e números negativos e com mais de um dígito serem aceitos como entrada, deve-se separar essa parte do controle com uma máquina de estados (**FSM C**) que colete os dados do teclado para então enviá-los para o circuito.

Deve-se também ser feita uma máquina de estados que resolva os polinômios dados os coeficientes e um valor de x (**FSM A**). Finalmente, deve ser feita uma terceira máquina de estados (**FSM B**), que funcionará como mestre para a **FSM A** fornecendo os valores de x_j , recebendo os valores de $f(x_j)$ e desenhando-os no *display*.

Os valores de x_j devem variar entre -20 a +19, sendo incrementados de um em um.

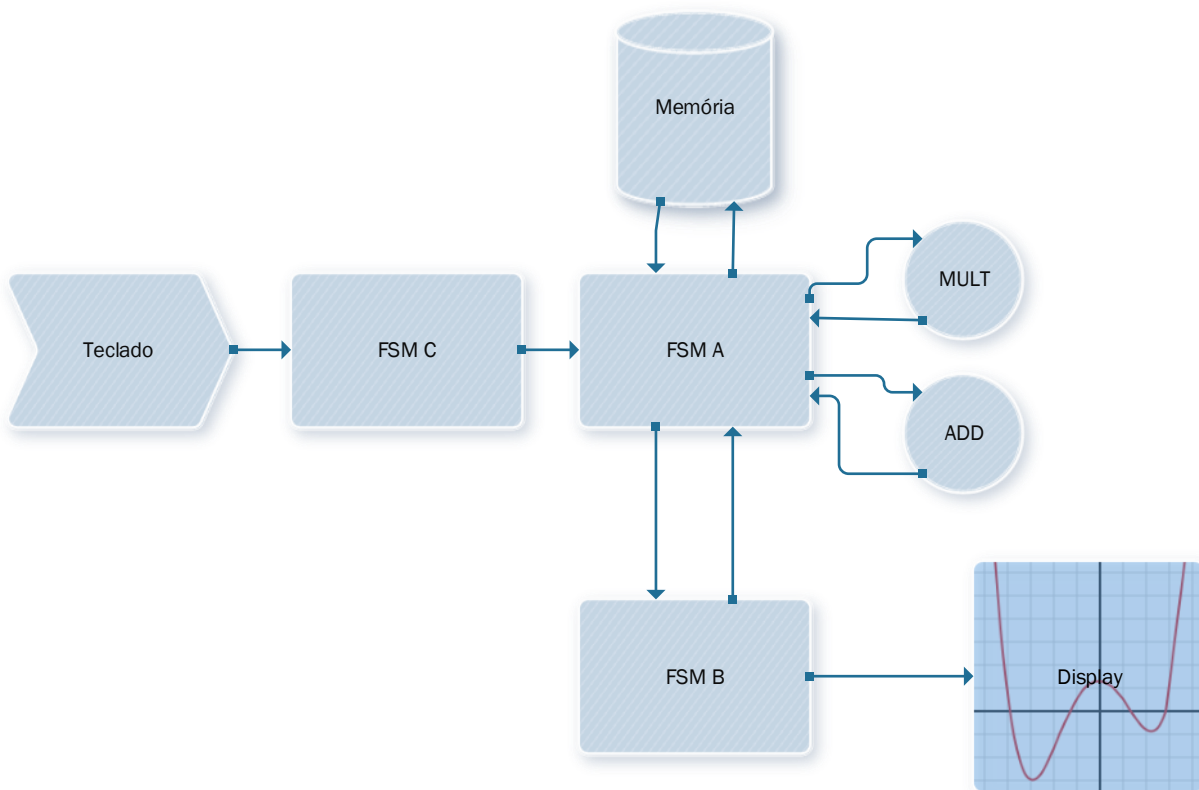


Figura 1 - esquemático do circuito para cálculo de polinômios em série.

5 COMPONENTES

5.1 UNIDADES ARITMÉTICAS

As unidades aritméticas devem ser implementadas utilizando as **megafunctions** da Altera. Elas devem processar dados de 64 bits, inteiros, com sinal. (Note que, como as **megafunctions** trabalham com complemento de dois, os números negativos deverão ser convertidos para tal formato).

Observem a frequência máxima.

Tutorial: http://www.altera.com/literature/ug/ug_intro_to_megafunctions.pdf

5.2 MÁQUINAS DE ESTADO E CONTROLE

Devem ser implementadas em VHDL.

5.3 MEMÓRIA, TECLADO E MONITOR

Recomenda-se fortemente que sejam utilizados os componentes já descritos no projeto base (Ap9).

No monitor, podem ser apresentados, além do gráfico do polinômio, os coeficientes, os valores de x_i , desenho dos eixos, entre outros. A qualidade da interface com o usuário (teclado e monitor) poderá gerar bônus na nota final.

6 RELATÓRIO

Escrever o relatório em linguagem técnica, formal. Atentem-se as figuras, uso de pronomes, e argumentação das afirmações feitas.

O relatório deve conter as seguintes seções:

- Capa
- Introdução
- *Overview* do circuito
 - Nessa seção deve ser apresentada uma árvore, onde cada nó é um componente do circuito e os filhos de cada nó são os componentes utilizados para a construção de tal componente.
- Implementação dos componentes
 - Para cada componente utilizado (incluindo as **megafunctions**), deve-se descrever as entradas, saídas, latência e informações importantes que facilitem o entendimento do circuito implementado. Adicione uma figura do componente e **uma imagem da simulação** do componente (não use o fundo preto padrão do Modelsim).
 - Para os componentes/processos descritos em VHDL, deve-se descrever as entradas, saídas, latência e informações importantes que facilitem o entendimento do

circuito implementado. Além disso, descreva seu funcionamento e adicione **imagens do "machine state viewer" do Quartus, e da simulação.**

- Características finais do circuito
 - Levantamento da latência do circuito, frequência máxima estimada, temporização da saída e etc.
- Conclusões

O relatório deve ser entregue em formato digital juntamente com os arquivos fonte do projeto (email, pen drive, CD, dropbox, etc) (caso utilizem armazenamento na nuvem, será considerada a última data de alteração dos arquivos como a data de entrega).

Enviar para o aluno PAE, com cópia para o docente.

7 AVALIAÇÃO

A nota final do projeto será dada por:

$$N_{final} = N_{arguição} * (0,7 * N_{projeto} + 0,3 * N_{relatório} + Bônus)$$

A entrega do projeto deve ser feita **IMPRETERIVELMENTE** no dia da apresentação, para a turma de segunda-feira será no dia 01/12/2014 e, para a turma de terça-feira, no dia 02/12/2014.

O trabalho deve ser elaborado em dupla.

“Disse-lhe, porém, o Senhor: "Paz seja com você! Não tenha medo. Você não morrerá". ”

[Juízes 6:23](#)