

## Trabalho ELD Simple Processor

Disciplina: Laboratório de Lógica Digital

Professor: Dr. Vanderlei Bonato

Estagiário PAE: Alexandre Shiguero Sumoyama

O objetivo deste trabalho é implementar um processador que possui três componentes básicos: ULA (Unidade Lógica Aritmética), Unidade de Controle e Exibição dos resultados produzidos.

Uma ULA combina diversas operações lógicas e matemáticas dentro de uma única unidade. Por exemplo, operações como adição, subtração, AND, OR. A Figura 1, a seguir, apresenta um diagrama simplificado do *ELD Simple Processor* com entrada e saída de 16 bits na ULA, no registrador e no multiplexador.

O registrador R.A é descrito como um acumulador, ou seja, por meio da unidade de Controle é selecionada qual instrução do multiplexador (Mux) irá executar, e assim, realizar o armazenamento dos dados iniciais (obtidos pelas chaves da placa DE2-70) ou o resultado da operação realizado pela ULA no registrador R.A.

Após os dados serem carregados em RA, a Unidade de Controle indica que os dados podem ser copiados para o registrador R.B.

Os sinais de controle da ULA, dos registradores e do multiplexador são gerados por meio da Unidade de Controle de acordo com a instrução a ser executada (obtido pelo chaveamento na placa DE2-70).

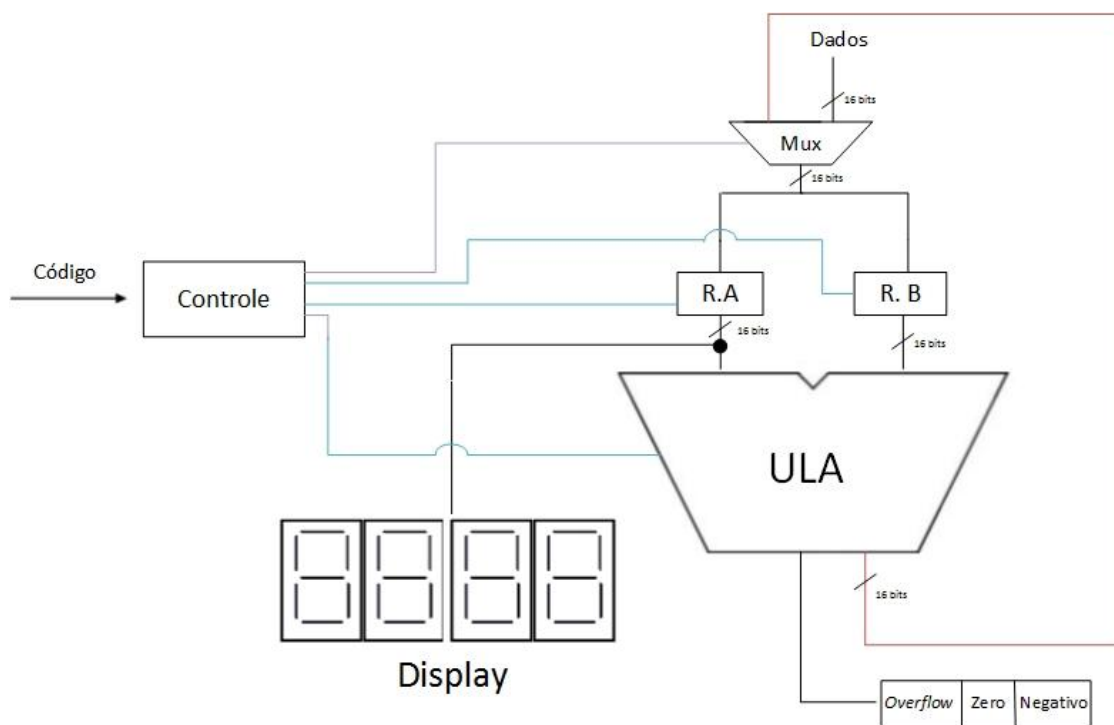


Figura 1: Diagrama do projeto

A ULA realizará as operações descritas na Tabela 1. Os registradores RA e RB deverão ser de 16 *bits* cada, e a ULA deverá suportar operações em complemento de 2. Nas operações de *Shift lógico* (sem *bit* de sinal), *Shift aritmético* (com *bit* de sinal) e rotação, o deslocamento dos *bits* será de apenas de um movimento, ou seja,  $n=1$ . Caso o grupo realize essas operações para  $N$  **deslocamentos** serão acrescentados **pontos extras** na nota final do trabalho. Também para quem realizar as operações de **multiplicação e/ou divisão**.

Os resultados providos pela operação na ULA deverão ser armazenados em R.A.

As *flags* referentes ao Overflow, Zero e Negativo devem estar ativas (valor lógico = 1), quando ocorrer cada evento .

| Operação | Descrição                            | opcodes |
|----------|--------------------------------------|---------|
| LoadN    | R.A $\leftarrow$ Número (Chaves)     | 0000    |
| Load     | R.B $\leftarrow$ R.A                 | 0001    |
| NOT      | R.A $\leftarrow$ NOT R.A             | 0010    |
| AND      | R.A $\leftarrow$ R.A AND R.B         | 0011    |
| OR       | R.A $\leftarrow$ R.A OR R.B          | 0100    |
| XOR      | R.A $\leftarrow$ R.A XOR R.B         | 0101    |
| ADD      | R.A $\leftarrow$ R.A + R.B           | 0110    |
| SUB      | R.A $\leftarrow$ R.A - R.B           | 0111    |
| SLL $n$  | <i>Shift Left Logical</i> em R.A     | 1000    |
| SLA $n$  | <i>Shift Left Arithmetic</i> em R.A  | 1001    |
| SRL $n$  | <i>Shift Right Logical</i> em R.A    | 1010    |
| SRA $n$  | <i>Shift Right Arithmetic</i> em R.A | 1011    |
| RL $n$   | <i>Rotate Left</i> em R.A            | 1100    |
| RR $n$   | <i>Rotate Right</i> em R.A           | 1101    |

**Tabela 1:** Conjunto de instruções da ULA

A unidade de controle deve ser implementada de forma que o usuário assim que aperte uma combinação de botões pré-definidos na placa FPGA, a instrução é lida e a instrução correspondente é processada.

Para exibir os resultados, o projeto deve exibir o conteúdo do registrador R.A, utilizando displays de sete segmentos contidos na placa DE2-70. As informações referentes ao *Overflow*, Zero e Negativo devem ser exibidas por meio de LEDs presentes no dispositivo.

O projeto deve ser desenvolvido na ferramenta Quartus II e ser executado tanto na placa DE2-70 . A composição dos grupos devem conter no máximo 3 alunos.

O trabalho deve ser entregue em um CD, contendo o relatório final com o modelo disponível na página da disciplina mais os arquivos do projeto desenvolvido no Quartus II.

Na apresentação, cada grupo deverá demonstrar para o professor a execução do *hardware* para um conjunto de instruções. A apresentação é muito importante para a nota. Dessa maneira, **TODOS OS ALUNOS DEVERÃO ESTAR PRESENTES!**

A ausência de algum membro do grupo sem a devida justificativa resultará em **ZERO** para tal aluno.