



SSC0110 - ELEMENTOS DE LÓGICA DIGITAL I – 2º Semestre/2011

Prof.: Vanderlei Bonato (vbonato@icmc.usp.br)

Horário de atendimento aos alunos: 4ª feira, das 15:00 às 17:00hs

1. Objetivo

Introduzir ao aluno conceitos básicos de eletrônica, Lógica Digital e técnicas de projeto de subsistemas digitais, com ênfase em circuitos combinacionais.

2. Conteúdo

Dispositivos eletrônicos semicondutores: Noções da física dos semicondutores. Sistemas de Numeração, Álgebra de Boole e portas lógicas. Implementação de Portas Lógicas. Simplificação de expressões lógicas (mapa de Karnaugh) e implementação dos circuitos. Códigos: ASCII, EBCDIC, HAMMING, GRAY, etc. Noções de circuitos combinacionais e sequências. Subsistemas lógicos: multiplex, demultiplex, decodificador, memória, latch, flip-flop, registradores e contadores.

3. Diretriz de avaliação definida no Júpiter

Método: exposição seguida de exercícios e trabalhos práticos.

Critério: serão atribuídas notas a exercícios e trabalhos práticos executados fora de classe, e nas provas sobre os assuntos do programa. A nota final será calculada pela média ponderada dessas notas obtidas pelo aluno no decorrer do semestre.

Norma de recuperação:

$$(NP-2) / 5 * Mrec + 7 - NP, \text{ se } Mrec \geq 5; \text{ ou } \text{Max} \{NP, Mrec\}, \text{ se } Mrec < 5$$

sendo:

NP = nota da 1ª avaliação (encerramento do semestre) e

Mrec = média da recuperação (nota final da prova/trabalho de recuperação).

4. Critério de avaliação

- Prova 1 valendo 30% da NF (Nota Final).
- Prova 2 valendo 60% da NF.
- Exercícios realizados em sala de aula, valendo 10% da NF.

5. Datat importantes

- Prova 1 (13/09/2011).
- Prova 2 (02/12/2011).

6. Cronograma das aulas

SEM	DATA	Conteúdo
01	02/ago 05/ago	Apresentação do curso e sua contextualização Introdução aos circuitos lógicos
02	09/ago 12/ago	Introdução aos circuitos lógicos (continuação) Exercícios
03	16/ago 19/ago	Tecnologia de Implementação Implementação otimizada de funções lógicas
04	23/ago 26/ago	Implementação otimizada de funções lógicas (continuação) Implementação otimizada de funções lógicas (continuação)
05	30/ago 02/set	Implementação otimizada de funções lógicas (continuação) Exercícios
06	06/set 09/set	Semana da Pátria. Não haverá aula. Semana da Pátria. Não haverá aula.
07	13/set 16/set	PROVA 1 Exercícios
08	20/set 23/set	SemComp. Não haverá aula. SemComp. Não haverá aula.
09	27/set 30/set	Representação numérica e circuitos aritméticos Representação numérica e circuitos aritméticos (continuação)
10	04/out 07/out	Representação numérica e circuitos aritméticos (continuação) Representação numérica e circuitos aritméticos (continuação)
11	11/out 14/out	Exercícios Exercícios
12	18/out 21/out	Blocos de construção de circuitos combinacionais Blocos de construção de circuitos combinacionais (continuação)
13	25/out 28/out	Blocos de construção de circuitos combinacionais (continuação) Consagração ao Funcionário Público. Não haverá aula.
14	01/nov 04/nov	Exercícios Flip-flops, registradores e contadores
15	08/nov 11/nov	Flip-flops, registradores e contadores (continuação) Flip-flops, registradores e contadores (continuação)
16	15/nov 18/nov	Proclamação da República. Não haverá aula. Flip-flops, registradores e contadores (continuação)
17	22/nov 25/nov	Tecnologias de memória Exercícios
18	29/nov 02/dez	Exercícios PROVA 2
19	06/dez	Entrega de trabalhos

6. Bibliografia

- [1] BROWN, S.; VRANESIC, Z. Fundamentals of Digital Logic with VHDL Design, McGraw Hill, 2005 (**livro texto**).
- [2] Van Den Bout, David E.; The practical Xilinx designer lab book :version 1.5, Prentice Hall,1999.
- [3] Stewart, J. W., Wang, Chao-Ying.; Digital electronics laboratory experiments: using the Xilinx XC95108 CPLD with Xilinx foundation design and simulation software, Prentice Hall, 2001.
- [4] Hamblen, J. O.; Furman, M. D. Rapid Prototyping of Digital Systems, 2st Edition, Kluwer, 2001.
- [5] Hamacher, C; Vranesic, Z.; Zaky, S., Computer Organization, 5th Edition, McGraw-Hill, 2002.
- [6] Coffman, Ken; Real world FPGA design with Verilog, Prentice Hall, 2000.
- [7] Wakerly, J. F. Digital Design: Principles & Practices, 3 Edition, 2000.
- [8] Xilinx, The Practical Xilinx Designer Lab Book, Prentice Hall, 1999
- [9] Mano, M. M. Logic and Computer Design Fundamentals, 2000.
- [10] MANO, M.M. Computer System Architecture, Prentice-Hall, 1993.
- [11] TAUB, H.; SCHILLING, D. Eletrônica Digital, McGraw-Hill do Brasil, 1982.
- [12] FREGNI, E.; SARAIVA, G.R. Engenharia do Projeto Lógico Digital, São Paulo, Editora Edgard Blucher, 1995.
- [13] CHAN, P.K.; MOURAD, S. Digital Design Using Field Programmable Gate Arrays. Prentice Hall, 1994.
- [14] IDOETA, I.V.; CAPUANO, F.G. Elementos de Eletrônica Digital, 12 ed., São Paulo, Livros Érica, Livros, 1987.
- [15] KATZ, R.H. Logic Design, Benjamin Cummings, 1994.
- [16] Brown, Stephen D.; Field-programmable gate arrays; Kluwer Academic Publishers, 1992.
- [17] KATZ, R.H. Contemporary logic design; Addison Wesley/Longman, 2000.
- [18] Tocci, R. J.; Widmer, N. S., Sistemas Digitais – Princípios e Aplicações, 8 ed., Prentice Hall, 2003.
- [19] Oldfield, J. V.; Dorf, R. C., Field-Programmable Gate Arrays, Wiley Interscience, 1995.
- [20] Xilinx Data Book, 2011.
- [21] Altera Data Book, 2011. Sites sobre FPGA (www.xilinx.com; www.altera.com;))